Embedded Systems

Alte Modulbezeichnung: Komponenten und Programmierung von Automatisierungssystemen

Prof. Dr.-Ing. Tilman Küpper
Hochschule München
Fakultät 03

Inhalte der Vorlesung

Teil 1	Grundlagen, Rechnerarchitektur
Teil 2	Aufbau von Mikroprozessoren
Teil 3	Mikrocontroller, Speichertechnologien, Programmiermethoden
Teil 4	Chipgehäuse, elektrische Eigenschaften, Takt
Teil 5	GPIO-Ports (General Purpose Input Output)
Teil 6	C-Programmierung auf Mikrocontrollern

Inhalte des Praktikums

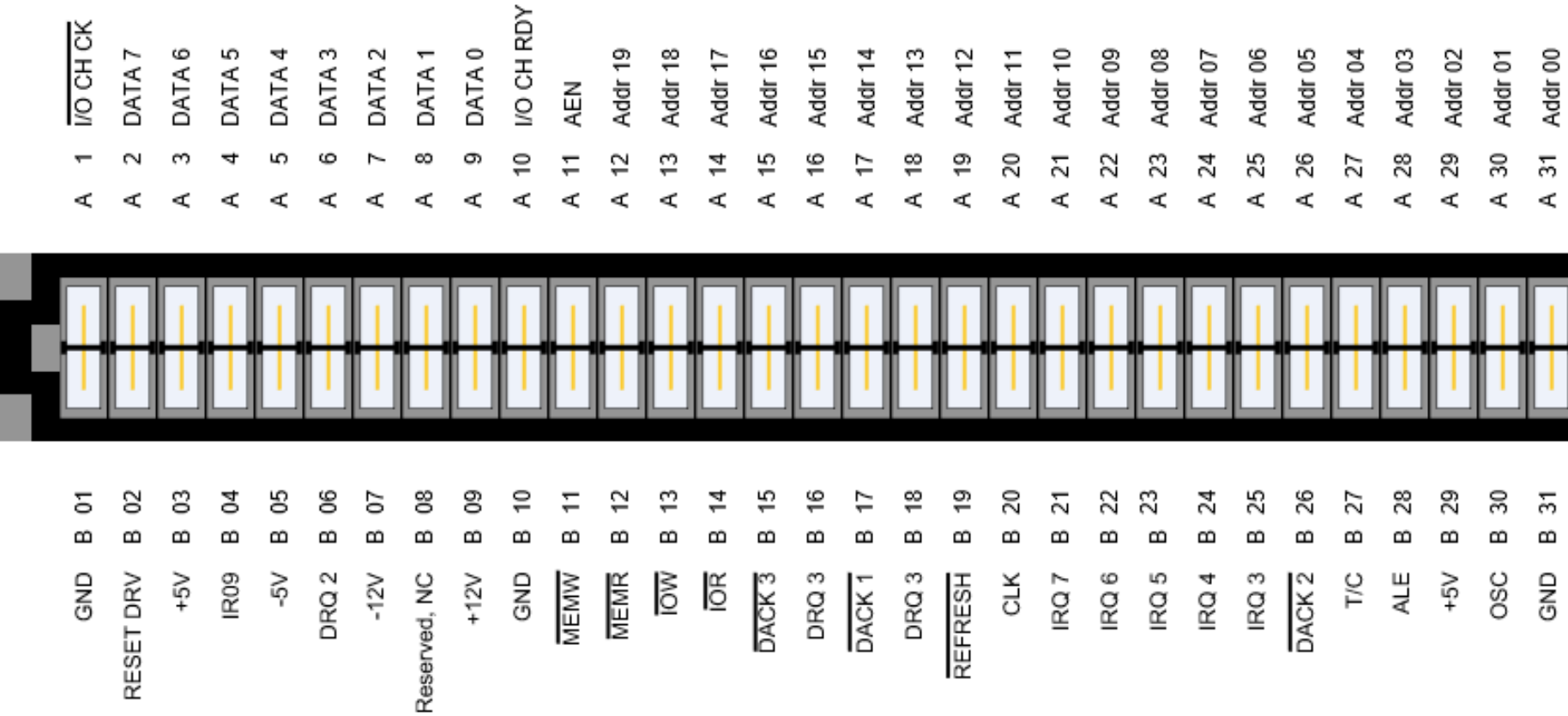
Teil A	Programmierumgebung einrichten, LED-Blinklicht
Teil B	Timer
Teil C	Serielle Schnittstelle
Teil D	AD-Wandler
Teil E	PWM-Ausgabe
Teil F	Ansteuerung von Relais
Teil G	Endliche Automaten, Zustandsmaschinen

Teil 1 – Grundlagen

1.1 Rechnerarchitektur
1.2 Takt
1.3 Speicherarchitektur

Industry Standard Architecture

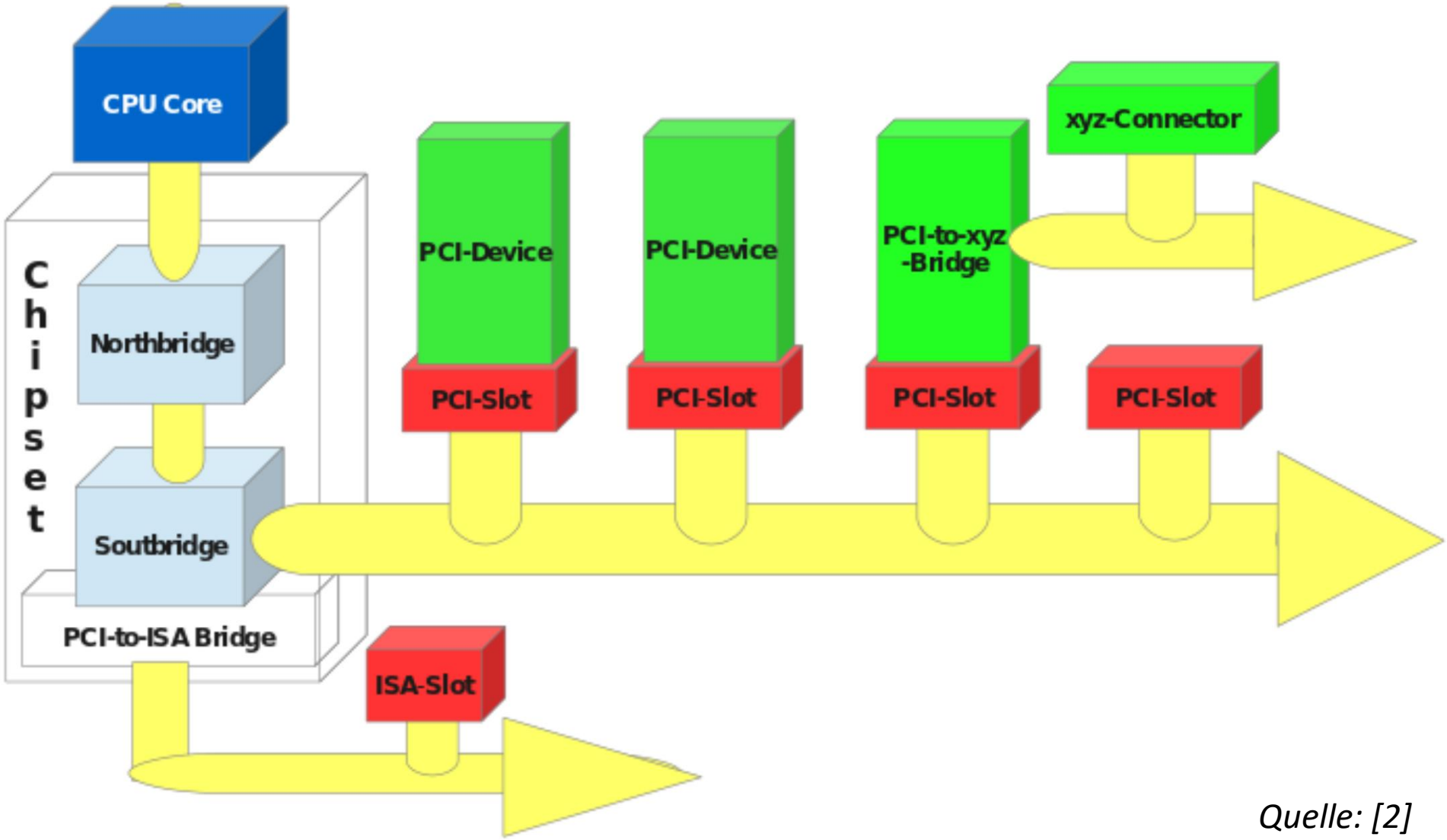
Anschluss für Erweiterungskarten
beim IBM-PC (1981)



Quelle: [1]

PCI-Architektur

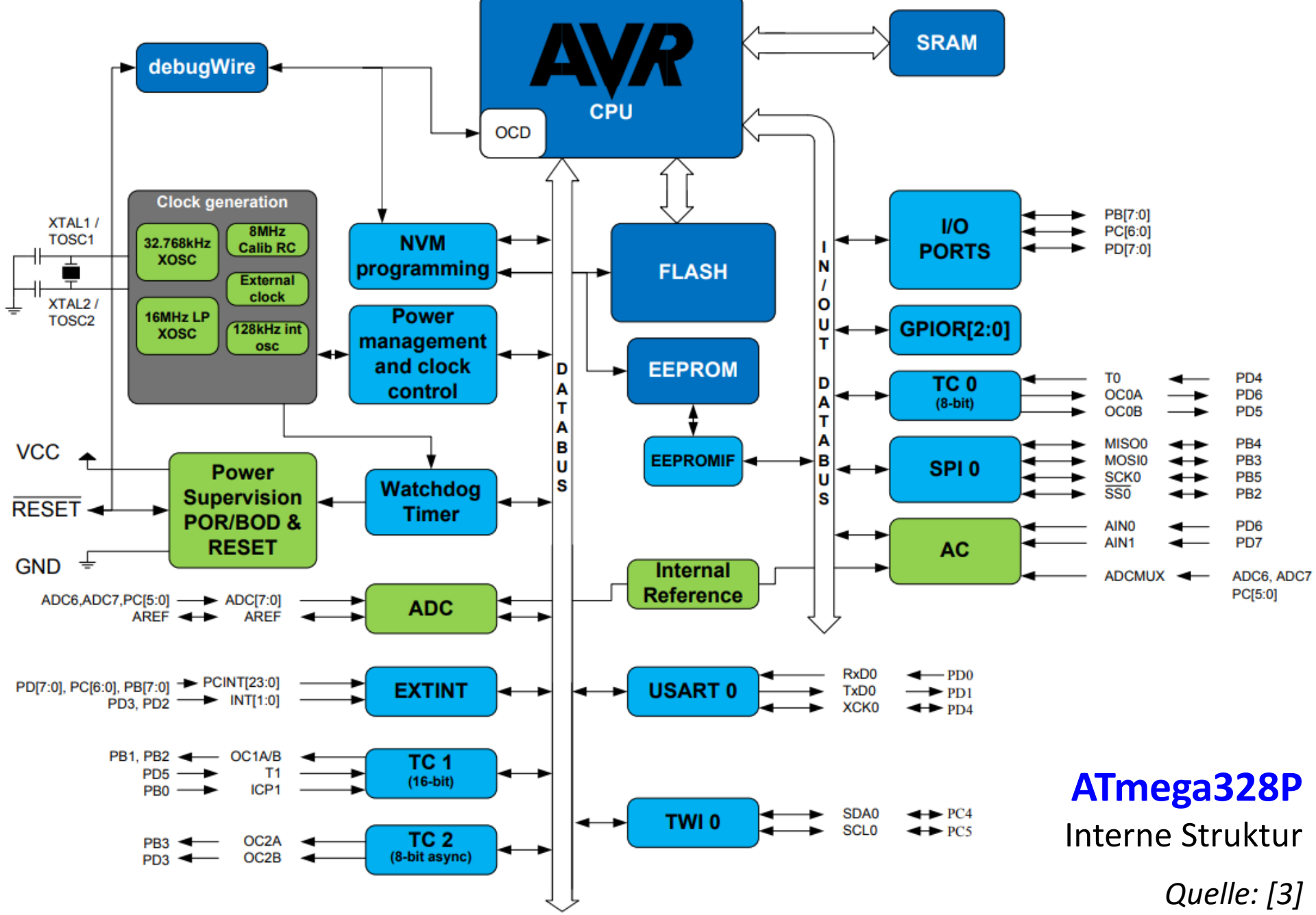
Prinzipieller Aufbau



Quelle: [2]

```
void berechne_mittel(void)
{
00AF16F0  push        ebp
00AF16F1  mov         ebp,esp
00AF16F3  sub         esp,0DCh
00AF16F9  push        ebx
00AF16FA  push        esi
00AF16FB  push        edi
00AF16FC  lea         edi,[ebp-0DCh]
00AF1702  mov         ecx,37h
00AF1707  mov         eax,0CCCCCCCCh
00AF170C  rep stos    dword ptr es:[edi]
    double summe = 0;
00AF170E  movsd       xmm0,mmword ptr [__real@0000000000000000 (0AF6B48h
00AF1716  movsd       mmword ptr [summe],xmm0
    int i;
    for(i = 0; i < ANZ; ++i)
00AF171B  mov         dword ptr [i],0
00AF1722  jmp         berechne_mittel+3Dh (0AF172Dh)
00AF1724  mov         eax,dword ptr [i]
00AF1727  add         eax,1
00AF172A  mov         dword ptr [i],eax
00AF172D  cmp         dword ptr [i],3E8h
00AF1734  jge         berechne_mittel+5Eh (0AF174Eh)
        summe += messw[i];
00AF1736  mov         eax,dword ptr [i]
00AF1739  movsd       xmm0,mmword ptr [summe]
```

```
#define ANZ 1000
double mittel, messw[ANZ];
void berechne_mittel(void)
{
    double summe = 0;
    int i;
    for(i=0; i<ANZ; ++i)
        summe += messw[i];
    mittel = summe / ANZ;
}
```



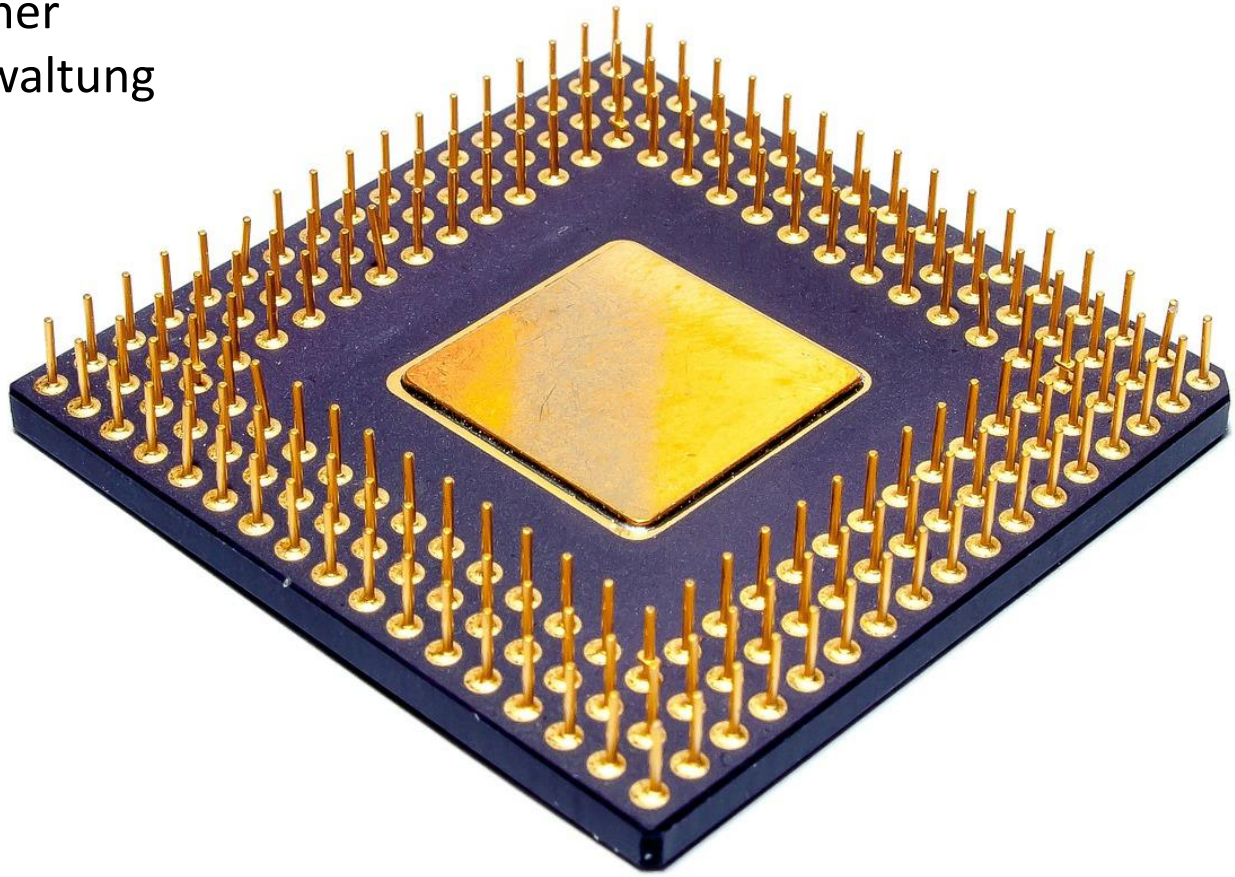
ATmega328P

Interne Struktur

Quelle: [3]

Teil 2 – Aufbau von Mikroprozessoren

2.1 Begriffsbestimmung
2.2 Geschichte
2.3 Ein einfacher Mikroprozessor
2.4 Cache-Speicher
2.5 Speicherverwaltung



2.1 Begriffsbestimmung

Ein Mikroprozessor (von griechisch mikrós: klein, eng) ist ein Prozessor in sehr kleinem Maßstab, bei dem alle Bausteine des Prozessors auf einem Mikrochip (integrierter Schaltkreis, IC) vereinigt sind. Der erste Mikroprozessor wurde Anfang der 1970er Jahre von der Firma Texas Instruments auf der Basis der IC-Technik entwickelt. **

Im Zuge fortschreitender Miniaturisierung war es möglich, neben dem Mikroprozessor auch zusätzliche Peripherie auf dem Chip zu implementieren. Damit war der Mikrocontroller bzw. das System-on-a-Chip (SoC) geboren.

Je nach Wortbreite, Befehlstypus (CISC/RISC) oder einfach Hersteller unterteilen sich die Prozessoren in verschiedene Prozessorarchitekturen.

Name	Transistoren	Jahr	Hersteller
Intel 4004	2.300	1971	Intel
Intel 8008	3.500	1972	Intel
Intel 8080	4.500	1974	Intel
Z80	8.500	1976	Zilog
Intel 8086	29.000	1978	Intel

** TMS0100 zum Aufbau von TI-Rechnern, nahezu zeitgleich mit Intel 4004

Quelle: [4]

	Core 2 Duo	291.000.000	2006	Intel
	Core 2 Quad	582.000.000	2006	Intel
	Dual-Core Itanium 2	1.700.000.000	2006	Intel
	Power6	789.000.000	2007	IBM
	Core i7	731.000.000	2008	Intel
	AMD K10	758.000.000	2009	AMD
	Intel Core i7 2600K	995.000.000	2010	Intel
	AMD Bulldozer	1.200.000.000	2011	AMD
	Intel Core i7 3930K	2.270.000.000	2011	Intel
	Intel Core i7 4770K	1.400.000.000	2013	Intel
	AMD Kaveri	2.410.000.000	2014	AMD
	E5-2699 v3	5.570.000.000	2014	Intel

Quelle: [4]

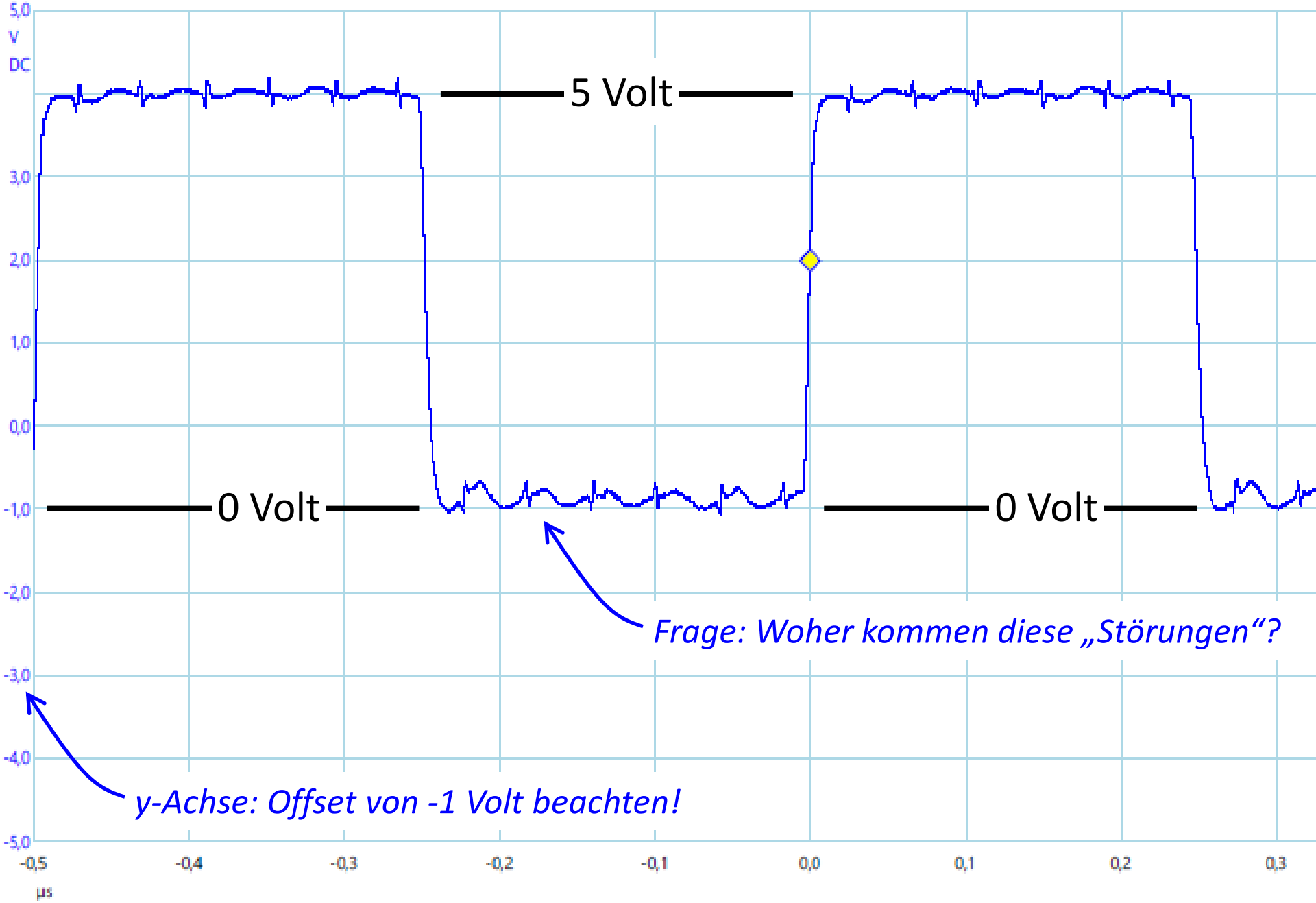
```
// ---------------------------------------------------------------
// Rechtecksignal auf Digitalport ausgeben; Tastgrad = 50%
// ---------------------------------------------------------------
void rect_out(void)
{
    asm volatile (
    "   ldi r16, 0x7e       \n\t"
    "   ldi r17, 0x7f       \n\t"
    "0: out 0x12, r16       \n\t"
    "   sbis 0x10, 5        \n\t"
    "   rjmp 1f             \n\t"
    "   out 0x12, r17       \n\t"
    "   rjmp 0b             \n\t"
    "1: nop                 \n\t"

    ::: "r16", "r17"
    );

   wait_for_keypress();
}
```

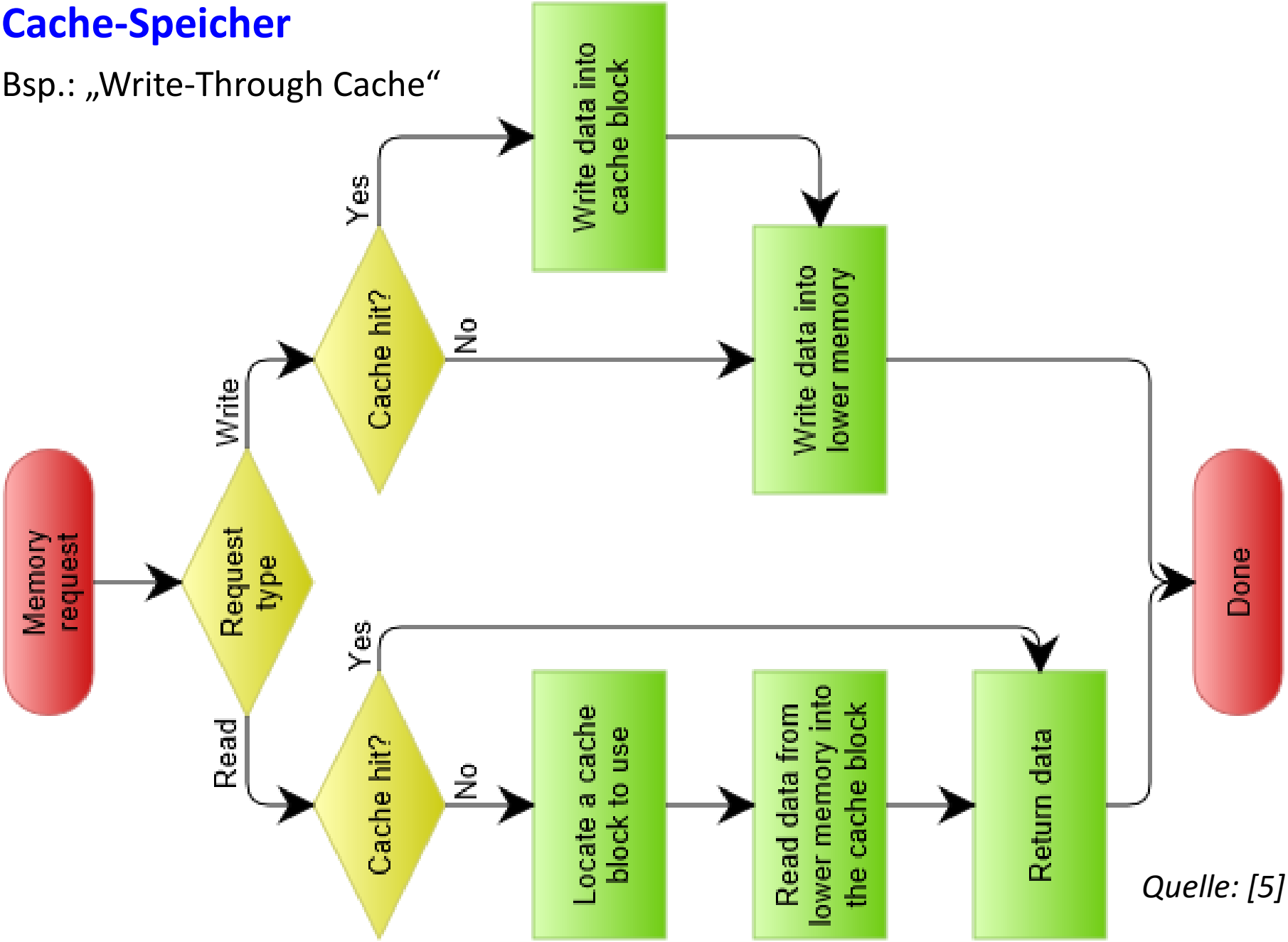
```
688:   0e e7   1 Takt
68a:   1f e7   1 Takt
68c:   02 bb   1 Takt
68e:   85 9b   2 Takte
690:   02 c0   2 Takte
692:   12 bb   1 Takt
694:   fb cf   2 Takte
696:   00 00
```

Maschinensprache, vom Compiler generiert…

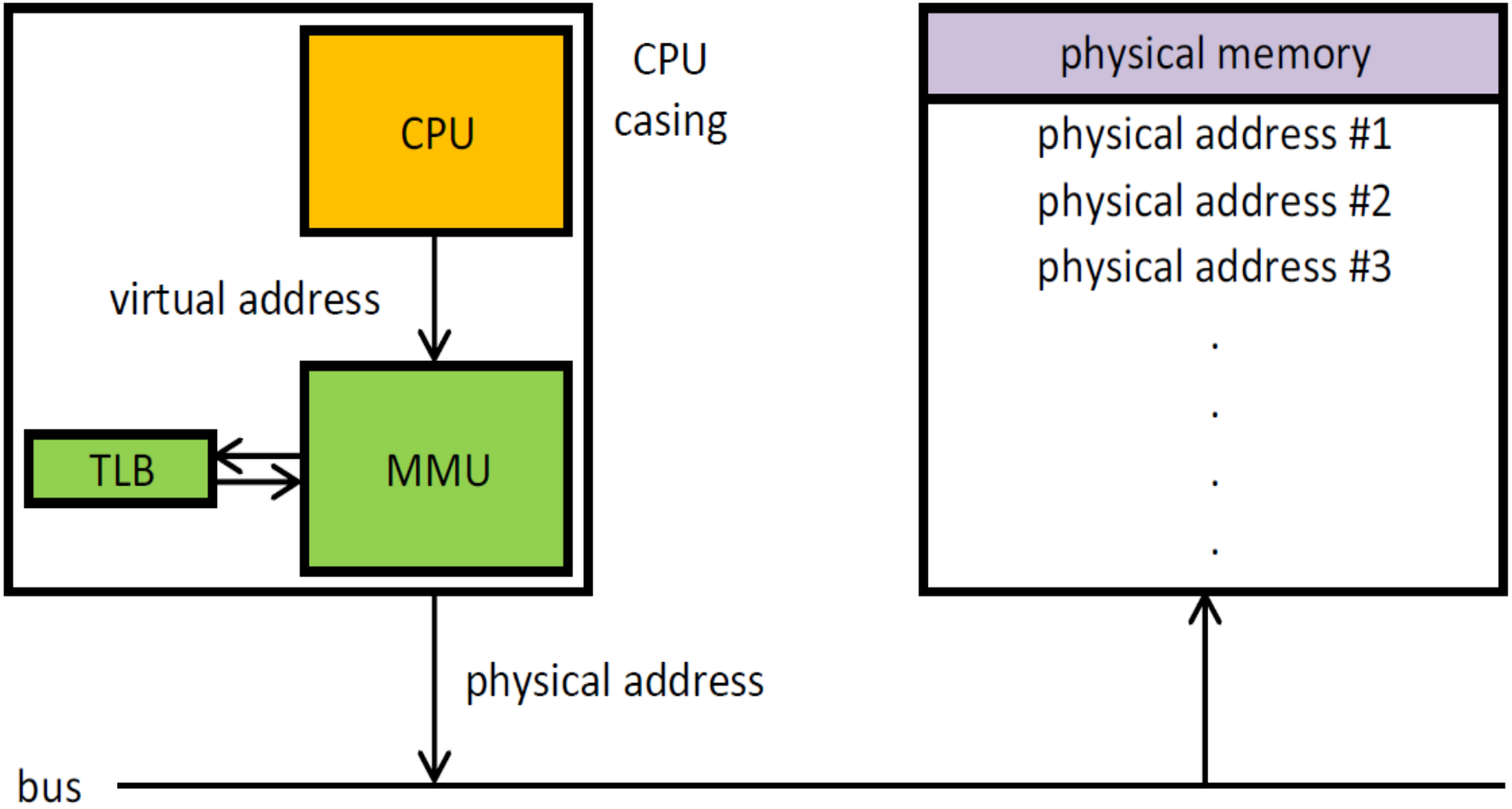

5,0
V
DC
3,0
2,0
1,0
0,0
-1,0
-2,0
-3,0
-4,0
-5,0
5 Volt
0 Volt
0 Volt
Frage: Woher kommen diese „Störungen“?
y-Achse: Offset von -1 Volt beachten!
-0,5
-0,4
-0,3
-0,2
-0,1
0,0
0,1
0,2
0,3
µs

Cache-Speicher

Bsp.: „Write-Through Cache“



Quelle: [5]



CPU: Central Processing Unit

MMU: Memory Management Unit

TLB: Translation lookaside buffer

Speicherverwaltungseinheit, Memory Management Unit

Quelle: [6]

Quellenverzeichnis

[1] Wikipedia: „Industry Standard Architecture“ (Stand: 04.04.2016)
[2] Wikipedia: „Peripheral Component Interconnect“ (Stand: 05.04.2016)
[3] https://www.microchip.com/: Datenblatt ATmega328/P (Stand: 24.09.2018)
[4] Wikipedia: „Mikroprozessor“ (Stand: 26.09.2016)
[5] Engl. Wikipedia: „Cache“ (Stand: 05.04.2016)
[6] Engl. Wikipedia: „Memory Management Unit“ (Stand: 05.04.2016)

Das Konzept dieser Lehrveranstaltung wurde in Anlehnung an die Vorlesung „Mikroprozessortechnik“ von Professor Hermann (Hochschule München, Fakultät für angewandte Naturwissenschaften und Mechatronik) erstellt.